



김종훈 TL
SK hynix

Biography

(1) 학력

2005년 한국과학기술원 재료공학과 공학박사

2000년 한국과학기술원 재료공학과 공학석사

1998년 국민대학교 금속재료공학과 공학사

(2) 주요경력

2005~ 현재 : SK하이닉스 반도체 PKG 엔지니어

- SK하이닉스 SKHU 사내 전문강사 (2023~2025년)
- Chip Stackable FOWLP (VFO)기술 PoC 검증 (2019년)
- Hybrid Bonding HBM Stack W/S 검증 (2018년)
- CPB Flip Chip E/S 개발 (2010~2011년)
- TSV 요소기술 개발 (2007~2009년)

Abstract

반도체 패키지는 일반적으로 전공정에서 실리콘에 형성된 회로를 외부로 연결해주고 보호해줄 수



있도록 하는 후공정 단계이다. 반도체가 발전 할수록 더욱 빠르게 동작하고, 다양한 분야에 활용함으로 인해 열방출에 대한 성능과 고 신뢰성을 요구하게 되었다. 최근 AI의 성장을 위해서는 패키지의 발전도 같이 이루어져야 한다는 목소리가 커지고 있다. 이제는 패키지가 외부로 전기적, 기계적 연결하고 열방출, 반도체의 보호에 대한 역할 뿐만 아니라 반도체 회로 소형화의 한계로 패키지에 고속화, 다기능화, 저전력 등의 기능을 요구 하고 있다. 이에 발맞추어 실리콘 관통 적극을 이용하여 HBM(High Band width) 메모리가 등장하고 있으며 이중 칩을 연결하여 새로운 시스템 인 패키지가 만들어지고 있기도 하다. 점점 패키지의 역할이 중요해지고 있는 시점에 맞추어 본 강의에서는 반도체 패키지가 어떤 역할을 하는지 앞으로의 Trend를 소개하고, Substrate를 이용한 일반적인 반도체 패키지 공정과 새로운 시장을 위해 적용되고 있는 flip chip 및 웨이퍼 레벨 패키지 기술 실리콘 관통 전극(TSV)를 이용한 3D 적층 패키지 기술과 이중 칩 연결 기술에 대해 소개하고자 한다.