



김장현 교수
아주대학교

Biography

- 학력

- 2011.9-2016.8 서울대학교 전기컴퓨터 박사
- 2009.9-2011.8 서울대학교 전기컴퓨터 석사
- 2005.3-2009.8 KAIST 전기및전자 학사

- 경력

- 2016.9-2020.2 SK hynix DRAM 설계 담당
- 2020.3-2023.3 부경대학교 전기공학부 조교수
- 2023.3-2024.2 아주대학교 전기공학과 조교수
- 2024.3-현재 아주대학교 전기공학과 부교수

- 연구 프로젝트

[프로젝트]

- 한국연구재단 중견연구 (25.09~28.08) 확률적 신경망을 위한 전하 트랩층 반양극성 트랜지스터 기반 구현 연구
- 한국연구재단 PIM 인공지능반도체핵심기술개발사업 (24.03~26.12) 저전력 심층신경망회로 구현을 위한 Monolithic 3D 폴리실리콘 나노와이어 기반 Ternary CMOS SRAM 기술 개발
- 한국연구재단 BRL (25.06~28.05) 온칩 양자 키 분배 시스템을 위한 지능형 실리콘 포토닉스 플랫폼
- 한국연구재단 생애초연구 (2020.09-2022.02) ChargeTrap 기술을 이용한 Dopingless Tunnel Field Transistor 개발

- 부산과학 대학 R&D 씨앗연구 (2021.05-2021.10) 머신러닝을 활용한 IGBT 소자 설계 및 검증
- 한국연구재단 중견연구 (2022.09-2025.02) 재구성 가능한 T-CMOS 소자를 활용한 드라이버
- 한국산업기술평가원 (2023.07~2027.12) GaN 표준 모델링 기술(ASM)을 적용한 eGaN HEMT 소자 고도화 기술 개발

[참여 수행프로젝트 (대학원)]

- 삼성전자 종합기술원 (2009 ~ 2010) HiZO TFT 소자에서 전기적 신뢰성 분석
- 나노집적센터 (2011 ~ 2012) 5V CMOS 소자 디자인 및 프로세스 시뮬레이션 최적화
- 삼성전기 (2011 ~ 2013) GaN LED 소자 전기 및 광학적 신뢰성 분석,
- 미래창조과학부 (2013~2016) Tunnel 소자 제작
- 반도체공동연구소 (2015~2016) 0.25 μm 소자 개발을 위한 공정 및 특성분석

[참여 양성 프로젝트]

- BK21 뉴시니어 맞춤형 스마트 헬스케어 사업단 (2020.03 ~ 2023.02)
- BK21 지능형반도체센서 STAR 혁신인재 양성 교육연구단 (2023.03~)

● 대표 논문 실적

- Enhancement-mode GaN HEMT utilizing ZAZ-structured multi-stack charge-trap layers(Journal of Alloys and Compounds, IF:6.2,교신)
- Charge lateral diffusion in MIS-HEMTs and its influence on stress and recovery conditions with single and bilayer insulators(Results in Physics IF:4.6,교신)
- Analysis of thermal effects according to channel and drain contactmetal distance (Case Studies in Thermal Engineering, IF:6.4,교신)
- Highly uniform resistive switching characteristics of Ti/TaOx/ITO memristor devices for neuromorphic system (JAMS, IF:6.2,교신)
- Optical characterization of GaN-based LED devices through spectroscopic ellipsometry(OPTICS AND LASER TECHNOLOGY, IF:5, 교신)
- Reliability improvement of self-heating effect, hot-carrier injection, and on-current variation by electrical/thermal co-design (SSE, IF:1.961,교신)
- Reliable High-Voltage Drain-Extended FinFET With Thermoelectric Improvement (IEEE TED IF:3.221,교신)
- Improvement in self-heating characteristic by incorporating hetero-gate-dielectric in gate-all-around MOSFETs (IEEE JEDS, IF:2.523,교신)
- Methodology to investigate impact of grain orientation on threshold voltage and current variability in tunneling field-effect transistors (IEEE JEDS IF:2.523,제 1 저자)
- Oxide thin film transistor with a novel gate insulator stack to suppress photo-excited charge injection (IEEE TNANO IF:2.967,제 1 저자)
- Double-gate TFET with vertical channel sandwiched by lightly doped Si (IEEE TED, IF: 3.221, 제 1 저자)

Abstract

본 강의는 최신 반도체 제조 기술 중 하나인 3나노미터(3nm)급 공정을 기반으로 한 GAA(Gate-All-Around) MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor) 소자에 대한 구조와 동작 이해를 중심으로 다룹니다. 최근 발표된 연구 기술과 논문을 기반으로 반도체 소자의 연구 동향과 기술적인 이슈를 탐구합니다.